

AKM

AK4317

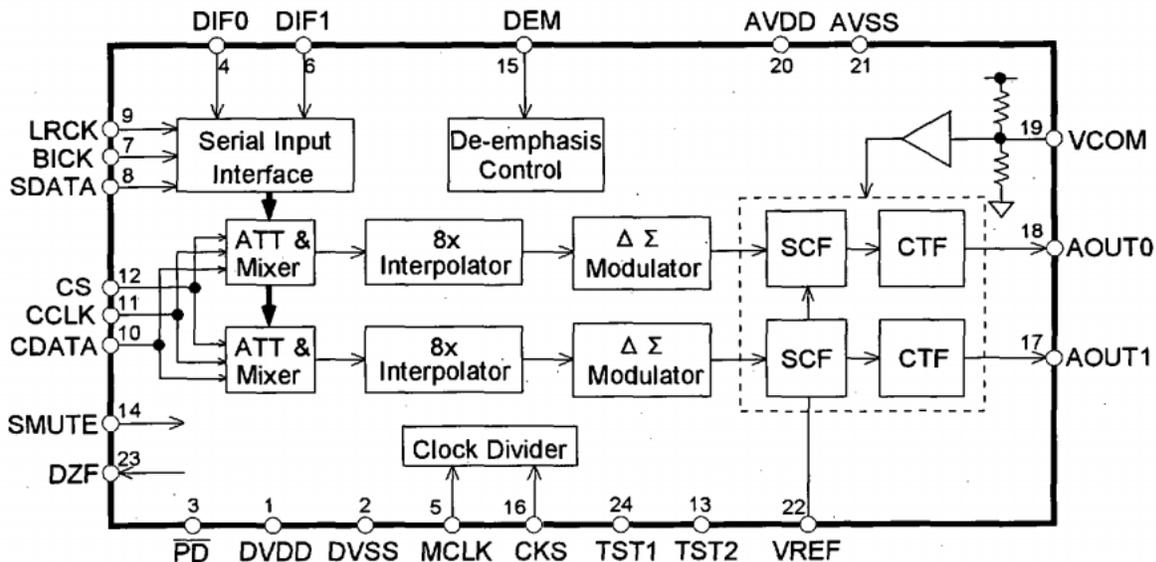
ATT, MIXER 内蔵 18 ビット SCF DAC

概 要

AK4317 は L/R 独立ボリュームと L/R ミキシング機能も内蔵した 1 ビット DAC で 18 ビットデジタルフィルタとアナログ LPF も内蔵します。1 ビット DAC は従来の抵抗ラダータイプの DAC に比べて、無調整で単調性と低歪を実現します。内蔵のポストフィルタにはスイッチト・キャパシタ・フィルタ (SCF) を採用しており、クロックジッタによる特性劣化はほとんどありません。そのため STB のような PLL を内蔵したシステムには最適です。

特 長

- サンプリングレート : 8kHz ~ 50kHz
- 外部フィルタ不要
 - ・ 18 ビット 8 倍 FIR デジタルフィルタ内蔵
 - ・ 2 次 SCF 内蔵
 - ・ 2 次 CTF 内蔵
- デジタルディエンファシス内蔵 (32kHz, 44.1kHz, 48kHz 対応)
- L/R 独立ボリューム内蔵
- L/R ミキシング機能内蔵
- ソフトミュート内蔵
- 256fs/384fs マスタクロック対応
- 強ジッタ耐力
- THD+N: -86dB
- DR: 92dB
- 電源電圧 : 4.5 to 5.5V
- 小型パッケージ : 24 ピン VSOP
- AK4311 ピン互換



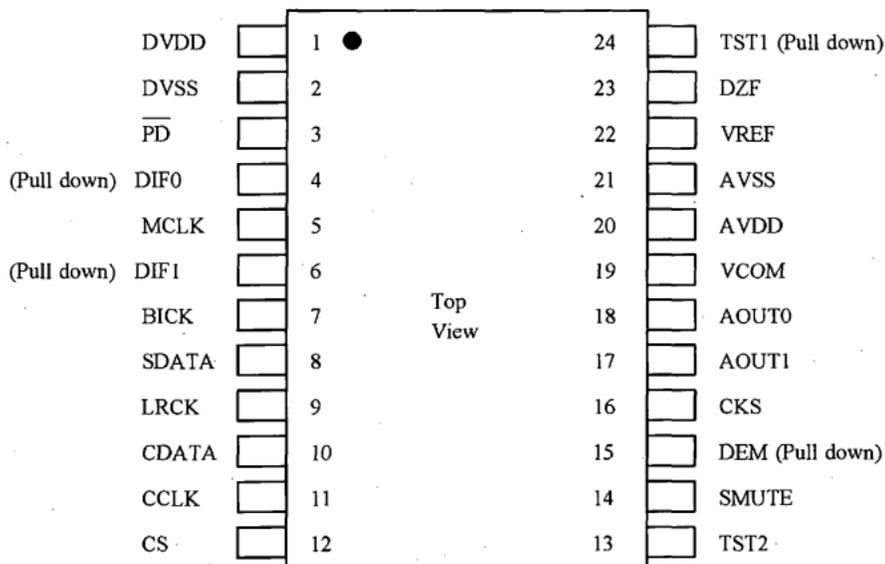
■ オーダリングガイド

AK4317-VF
AKD4317

-40 ~ +85 °C
評価ボード

24pin VSOP(0.65mm pitch)

■ ピン配置



■ AK4311/A との互換性

1.仕様変更箇所

項目	AK4311	AK4311A	AK4317
分解能	16bit	16bit	16/18bit
動作温度	-40 ~ 85 °C	-10 ~ 70 °C	-40 ~ 85 °C
電源電圧	3 ~ 5.5V	3 ~ 5.5V	4.5 ~ 5.5V
デジタル I/F レベル	CMOS	CMOS	TTL
水晶発振回路	あり	あり	なし
DR	92dB	91dB	92dB
Package	SSOP	SSOP	VSOP

2.ピン互換性

以下のピン機能が AK4311/A から変更されていますが、水晶発振器を使っていない場合は AK4311/A と同じ基板で AK4317 に置き換えることが可能です。

ピン No.	AK4311/A	AK4317
4	XTO	DIF0
6	CLKO	DIF1

ピン／機能			
No.	ピン名称	I/O	機能
1	DVDD	-	Digital Power Supply
2	DVSS	-	Digital Ground Pin
3	$\overline{\text{PD}}$	I	Power-Down Mode Pin このピンを"L"にするとフィルタと変調器がリセットされパワーダウン状態になります。電源立ち上げ時に1度"L"を入力してリセットして下さい。
4	DIF0	I	Digital Input Format Pin (Pull-down pin)
5	MCLK	I	Master Clock Input Pin
6	DIF1	I	Digital Input Format Pin (Pull-down pin)
7	BICK	I	Audio Serial Data Clock Pin
8	SDATA	I	Audio Serial Data Input Pin 2's コンプリメント, MSB ファーストです。
9	LRCK	I	L/R Clock Pin
10	CDATA	I	Control Data Input Pin 使用しない場合は"H"または"L"にして下さい。
11	CCLK	I	Control Clock Pin 使用しない場合は"H"または"L"にして下さい。
12	CS	I	Chip Select Pin 使用しない場合は"H"にして下さい。
13	TST2	O	Test Pin オープンで使用して下さい。
14	SMUTE	I	Soft Mute Pin "H"のときソフトミュート開始, "L"で解除です。
15	DEM	I	De-emphasis Enable Pin (Pull-down pin)
16	CKS	I	Master Clock Select Pin MCLK=256fs, "H": MCLK=384fs
17	AOUT1	O	Channel 1 analog output pin
18	AOUT0	O	Channel 0 analog output pin
19	VCOM	I	Common Voltage Pin, AVDD/2 AVSS との間に 10 μ F の電解コンデンサと 0.1 μ F のセラミックコンデンサを接続します。
20	AVDD	-	Analog Power Supply Pin
21	AVSS	-	Analog Ground pin
22	VREF	I	Voltage Reference Input Pin このピンと AVSS ピンに入力される電圧の差が D/A 出力のフルスケールを決定します。通常は VREF ピンを AVDD に接続し、AVSS との間に 0.1 μ F のセラミックコンデンサを接続します。
23	DZF	O	Zero Input Detect Pin
24	TST1	I	Test Pin オープンまたは"AVSS"に接続して下さい。

注) プルダウンピン以外の入力にはオープンにしないで下さい。

絶対最大定格

(AVSS,DVSS=0V; Note 1)

Parameter		Symbol	min	max	Units
Power Supplies:	Analog	AVDD	-0.3	6.0	V
	Digital	DVDD	-0.3	6.0	V
	DVDD-AVDD	VDA	-	0.3	V
Input Current, Any Pin Except Supplies		IIN	-	± 10	mA
Input Voltage		VIND	-0.3	AVDD+0.3	V
Ambient Operating Temperature		Ta	-40	85	°C
Storage Temperature		Tstg	-65	150	°C

Note: 1. 電圧は全てグランドピンに対する値です。.

注意： この値を超えた条件で使用した場合、デバイスを破壊することがあります。
また通常の動作は保証されません。

推奨動作条件

(AVSS,DVSS=0V; Note 1)

Parameter		Symbol	min	typ	max	Units
Power Supplies:	Analog (Note 2)	AVDD	4.5	5.0	5.5	V
	Digital	DVDD	4.5	5.0	AVDD	V
Voltage Reference (Note 3)		VREF	2.5	-	AVDD	V

Notes:2. AVDD は DVDD と同時または先に立ち上げて下さい。

3. アナログ出力電圧は VREF の電圧に比例します。

$$AOUT(\text{typ.}@0\text{dB}) = 2.8V_{pp} * VREF / 5。$$

※ 本データシートに記載されている条件以外のご使用に関しては、当社では責任負いかねますので十分ご注意ください。

アナログ特性

(特記なき場合は Ta=25 °C; AVDD,DVDD=5.0V; VREF=AVDD; fs=44.1kHz;
信号周波数=1kHz; 18ビットデータ; 測定帯域=10Hz ~ 20kHz; RL ≥ 10k Ω ;)

Parameter	min	typ	max	Units
Resolution			18	Bits
Dynamic Characteristics (Note 4)				
THD+N (0dB Output)	-80	-86		dB
Dynamic Range (-60dB Output, A weight)	88	92		dB
S/N (A weight)	88	92		dB
Interchannel Isolation (1kHz)	80	90		dB
DC Accuracy				
Interchannel Gain Mismatch		0.15	0.3	dB
Gain Drift (Note 5)		20	-	ppm/°C
DC Accuracy				
Output Voltage (Note 6)	2.66	2.8	2.94	Vpp
Load Resistance	10			k Ω
Power Supplies				
Power Supply Current				
Normal Operation (PD="H")				
AVDD		12	18	mA
DVDD		4	6	mA
Power-Down-Mode (PD="L")				
AVDD+DVDD (Note 7)		10	50	uA
Power Dissipation (AVDD+DVDD)				
Normal Operation				
		80	120	mW
Power-Down-Mode (Note 7)				
		50	250	uW
Power Supply Rejection (Note 8)		50		dB

Notes: 4. シバツク製 AD725C 使用。平均値測定。測定結果は評価ボードのマニュアルを参照下さい。

5. VREF ピンの電圧は+5V 一定。

6. フルスケール電圧 (0dB)。出力電圧は VREF の電圧に比例します。

$$AOUT (typ.@0dB) = 2.8V_{pp} * VREF / 5.$$

7. パワーダウン時、外部クロック (MCLK,BICK,LRCK) を "H" または "L" に固定した場合の値です。

8. VREF ピンを +5V に固定して、AVDD,DVDD に 1kHz,100mVpp の正弦波を重畳した場合の値です。

フィルタ特性

(Ta=25 °C; AVDD,DVDD=4.5V ~ 5.5V; fs=44.1kHz; DEM="0")

Parameter	Symbol	min	typ	max	Units
Digital Filter					
Passband	$\pm 0.1\text{dB}$ (Note 9)	PB	0	20.0	kHz
	-6.0dB		-	-	kHz
Stopband	(Note 9)	SB	24.1		kHz
Passband Ripple		PR		± 0.06	dB
Stopband Attenuation		SA	43		dB
Group Delay	(Note 10)	GD	-	14.7	1/fs
Digital Filter + SCF + CTF					
Frequency Response	0 ~ 20.0kHz		-	± 0.5	dB

Note: 9. 通過域、阻止域の周波数は fs (システムサンプリングレート) に比例し、
PB=0.4535fs (@ $\pm 0.1\text{dB}$), SB=0.546fs です。

10. デジタルフィルタによる演算遅延で、16/18 ビットデータが入力レジスタにセット
されてからアナログ信号が出力されるまでの時間です。

D C 特性

(Ta=25 °C; AVDD,DVDD=4.5 ~ 5.5V)

Parameter	Symbol	min	typ	max	Units
High-Level Input Voltage	VIH	2.2	-	-	V
Low-Level Input Voltage	VIL	-	-	0.8	V
High-Level Output Voltage (Iout=-100uA)	VOH	DVDD-0.5	-	-	V
Low-Level Output Voltage (Iout=100uA)	VOL	-	-	0.5	V
Input Leakage Current (Note 11)	Iin	-	-	± 10	uA

Notes: 11. DIF0,DIF1,DEM,TST1 ピンは内部でプルダウンされています (typ.160k Ω)

スイッチング特性

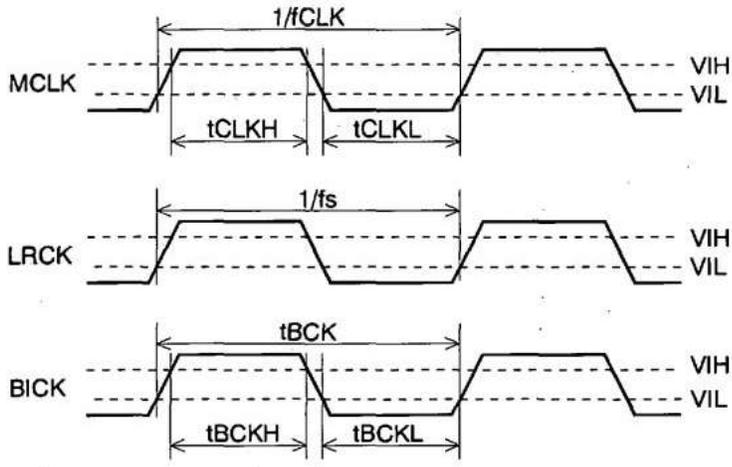
(Ta=25 °C; AVDD,DVDD=4.5 ~ 5.5V; CL=20pF)

Parameter	Symbol	min	typ	max	Unit	
Master Clock Timing	256fs:	fCLK	2.048		12.8	MHz
	Pulse Width Low	tCLKL	28			ns
	Pulse Width High	tCLKH	28			ns
	384fs:	fCLK	3.072		19.2	MHz
	Pulse Width Low	tCLKL	23			ns
	Pulse Width High	tCLKH	23			ns
LRCK						
Frequency	fs	8	44.1	50	kHz	
Duty Cycle	Duty	45		55	%	
Serial Interface Timing						
BICK Period	tBCK	312.5			ns	
BICK Pulse Width Low	tBCKL	100			ns	
	tBCKH	100			ns	
BICK rising to LRCK edge (Note 12)	tBLR	50			ns	
LRCK Edge to BICK rising (Note 12)	tLRB	50			ns	
SDATA Hold Time	tSDH	50			ns	
SDATA Setup Time	tSDS	50			ns	
Control Interface Timing						
CCLK Pulse Width Low	tCCKL	100			ns	
	tCCKH	100			ns	
CDATA Latch Hold Time	tCDS	50			ns	
CDATA Latch Setup Time	tCDH	50			ns	
CS Pulse Width Low	tCSW	100			ns	
CCLK to CS falling	tCSS	50			ns	
CS rising to CCLK	tCSH	50			ns	
Reset Timing						
$\overline{\text{PD}}$ Pulse Width (Note 13)	tPD	150			ns	

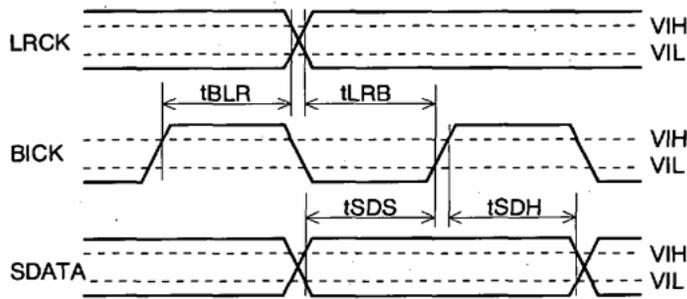
Notes: 12. この規格値は LRCK のエッジと BICK の"↑"が重ならないように規定しています。

13. 電源投入時は $\overline{\text{PD}}$ を"L"から"H"にすることでリセットがかかります。

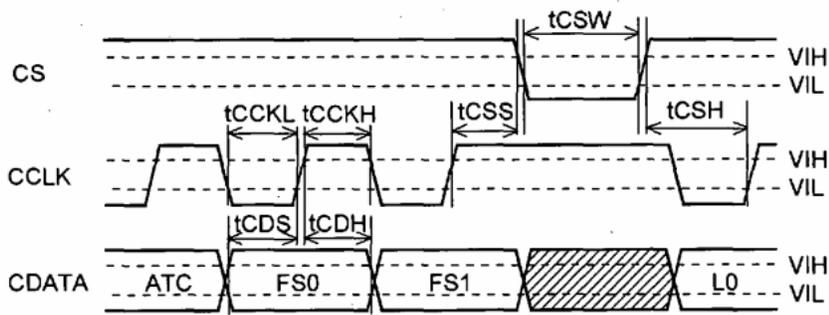
■ タイミング波形



Clock Timing



Audio Interface Timing



Control Interface Timing



Reset Timing

動作説明

■ システムクロック

必要なクロックは、MCLK, LRCK, BICK です。マスタクロック (MCLK) とサンプリングクロック (LRCK) は同期するの必要はありますが位相を合わせる必要はありません。MCLK はインタポーレーションフィルタと $\Delta \Sigma$ 変調器に使用されます。各クロック周波数については Table 1 を参照して下さい。CKS="H" の場合、MCLK は内部で 2/3 分周されます (Figure 1)。

動作時 (\overline{PD} ="H") は、各外部クロック (MCLK, BICK, LRCK) を止めてはいけません。これらのクロックが供給されない場合、内部にダイナミックなロジックを使用しているため、過電流が流れ、動作が異常になる可能性があります。クロックを止める場合はパワーダウン状態 (\overline{PD} ="L") にして下さい。電源 ON 等のリセット解除時 (\overline{PD} ="↑") は MCLK, LRCK が入力されるまでパワーダウン状態です。

Clock		frequency
LRCK (fs)		8k ~ 50kHz
BICK		~ 64fs
MCLK	CKS="L"	256fs
	CKS="H"	384fs

Table 1. システムクロック

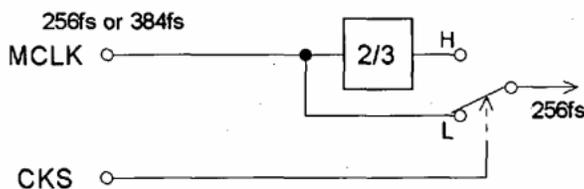


Figure 1. MCLK 分周回路

■ オーディオシリアルインタフェースフォーマット

オーディオデータは BICK と LRCK を使って SDATA から入力されます。4 種類のデータフォーマット (Table 2) が DIF0 と DIF1 ピンで選択でき、AK4319 互換です。全モードとも MSB ファースト、2's コンプリメントのデータフォーマットで BICK の立ち上がりでラッチされます。Mode 2 を 16 ビットで使った場合はデータの無い LSB には "0" を入力して下さい。

DIF1	DIF0	Mode	BICK	Figure
0	0	0: 16bit LSB Justified	$\geq 32fs$	Figure 2
0	1	1: 18bit LSB Justified	$\geq 36fs$	Figure 2
1	0	2: 18bit MSB Justified	$\geq 36fs$	Figure 3
1	1	3: I ² S Compatible	$\geq 36fs$ or 32fs	Figure 4

Table 2. シリアルデータモード

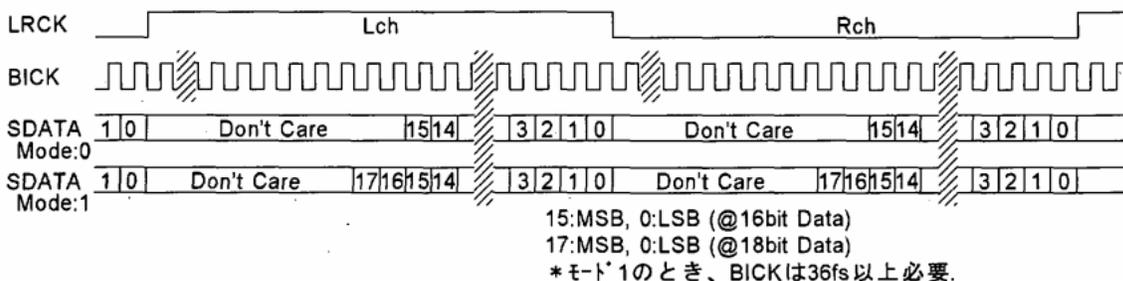


Figure 2. Mode 0,1 Timing

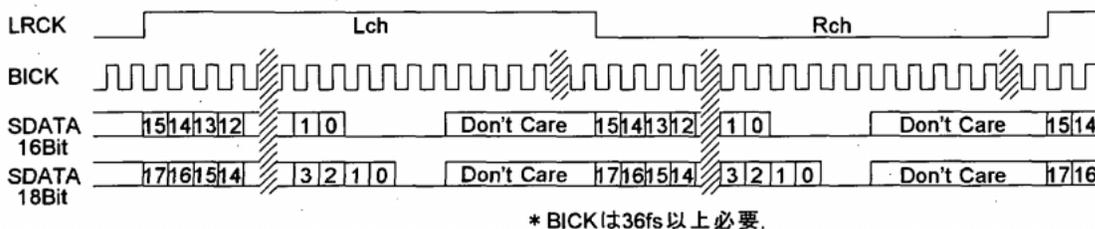


Figure 3. Mode 2 Timing

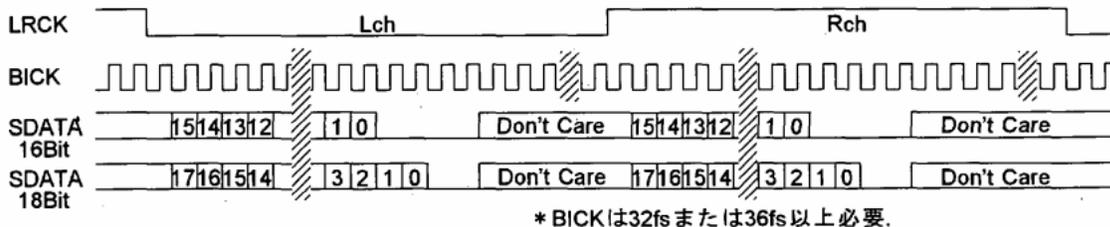


Figure 4. Mode 3 Timing

■ ディエンファシスフィルタ

IIR フィルタによる fs=32kHz,44.1kHz,48kHz 対応のディエンファシスフィルタ (50/15 μs 特性) を内蔵しています。ディエンファシスを有効にする方法は以下の2通りあります。

1. DEM ピンを使用する方法

リセット時は初期設定されたディエンファシス (fs=44.1kHz) のみ DEM ピンでコントロールできません。ディエンファシスは DEM ピンを "H" にすることで有効になります。シリアルモードコントロールビットの FS0,FS1 でディエンファシスの周波数を設定した場合は DEM ピンで対応するディエンファシスを有効にできます。この場合、シリアルモードコントロールの DEM ビットは "0" にして下さい。

2. シリアルモードコントロールを使用する方法

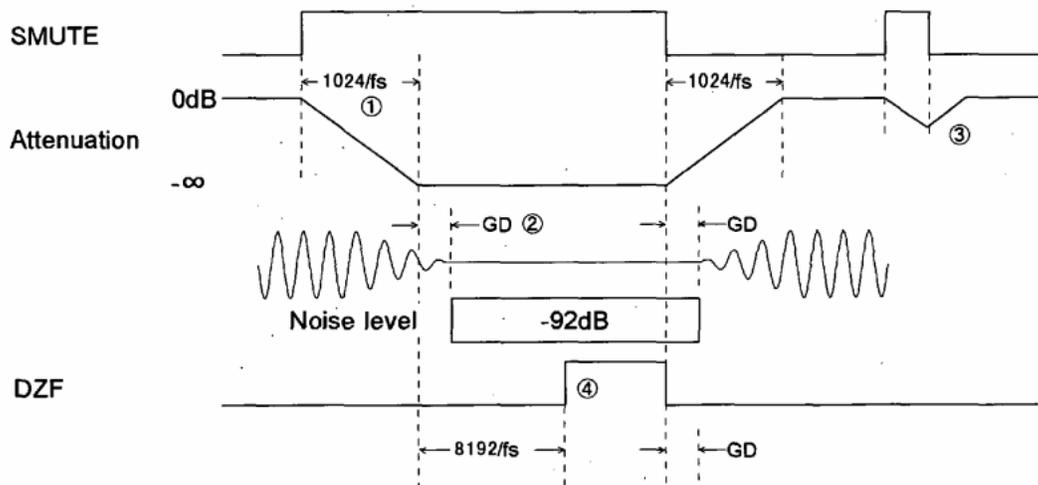
DEM ピンはオープンまたは "L" にして下さい。モードコントロールビットの DEM と FS0,FS1 で fs=32kHz,44.1kHz,48kHz 対応のディエンファシスがコントロールできます。

■ゼロ検出機能

入力データが両チャンネルともに 8192 回連続して "0" の場合、DZF ピンが "H" になります。その後入力データが "0" でなくなるとすぐに DZF ピンは "L" になります。

■ソフトミュート機能

ソフトミュートはデジタル的に実行されます。SMUTE ピンを "H" にするかまたは出力モードを "MUTE" に設定すると 1024LRCK サイクルで入力データが $-\infty$ ("0") までアッテネーションされます。SMUTE ピンを "L" にするかまたは "MUTE" 状態をぬけると $-\infty$ 状態が解除され、 $-\infty$ から 1024LRCK サイクルで 0dB まで復帰します。ソフトミュート開始後、1024LRCK サイクル以内に解除されるとアッテネーションが中断され、同じサイクルで 0dB まで復帰します。ソフトミュート機能は信号を止めずに信号源を切り替える場合などに有効です。



- ① 1024LRCK サイクル(1024/fs)で入力データが $-\infty$ ("0") までアッテネーションされます。
- ② デジタル入力に対するアナログ出力は群遅延 (GD) をもちます。
- ③ 1024LRCK サイクル以内にソフトミュートが解除されるとアッテネーションが中断され、同じサイクルで 0dB まで復帰します。
- ④ 入力データが両チャンネルともに 8192 回連続して "0" の場合、DZF ピンが "H" になります。その後入力データが "0" でなくなるとすぐに DZF ピンは "L" になります。

Figure 5.ソフトミュート動作

■ シリアルモードコントロール

AK4317はシリアルインタフェースからボリューム、出力モード、ディエンファシス、アッテネータモードをコントロールします。データはボリュームがL/R独立で各々8ビット、モードコントロールに8ビットが用意されます。このモードはAK4311/Aと互換性があります。

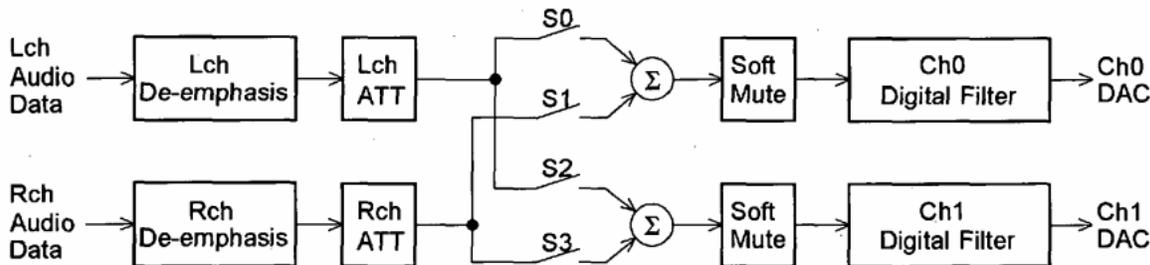
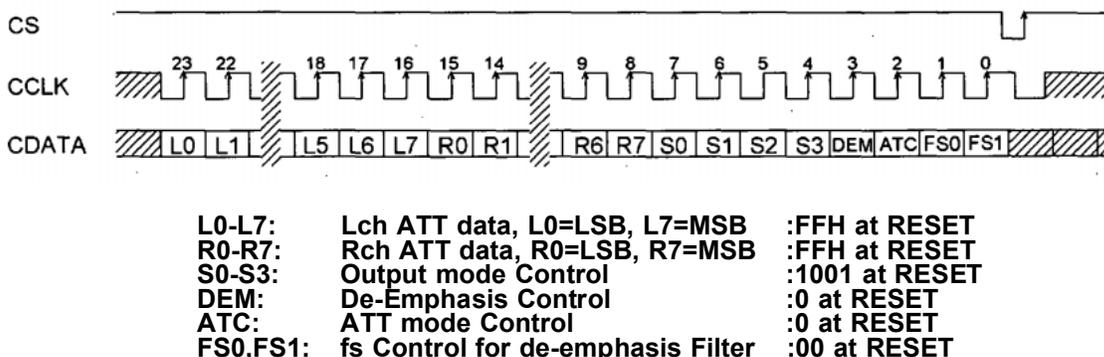


Figure 6. アッテネータとミキシングの構成



注 1: 性能劣化を避けるため ATTレジスタとモードレジスタに書き込み中以外は CCLK を "H" または "L" に固定して下さい。

注 2: 上記ボリュームコントロールをアクセスしない場合は CS="H" に固定して下さい。

Figure 7. ボリュームコントロールタイミング

1. ATT 動作

AK4317はL/R独立のアッテネータをもちます。

減衰量の計算式： $ATT=20 \times \text{Log}_{10}(\text{Binary level}/255)$

- FFH: 0dB
- :
- 01H: -48.1dB
- 00H: ミュート (-∞)

ATT 値間の遷移はソフトミュート動作と同じです。現在値が ATT1 で新たに ATT2 が設定された場合、ATT1 から ATT2 へソフトミュートと同じ動作で近づいていきます。ATT2 になる前に新たに ATT3 が設定された場合はその時点のレベルから ATT3 の値に近づいていきます。

ソフトミュートのサイクルタイム： $T_s=1024/fs$

リセットされると ATT 値は 00H に設定されます。リセット解除後、ATT 値は T_s 期間に 00H から FFH (0dB) にソフト遷移動作します。

2.出力モード

出力モードは以下をサポートします。

- L/R 出力 (通常ステレオ出力)
- L/R 反転
- モノラル (L/L, R/R, (L+R)/2)
- ミュート機能 (ソフトミュート動作)

リセット時は通常の L/R 出力 (ステレオ) で両チャンネルの ATT 値は FFH で ATT レベルは 0dB に設定されます。

S0	S1	S2	S3	AOUT0	AOUT1	Mode
0	0	0	0	MUTE	MUTE	MUTE
0	0	0	1	MUTE	R	
0	0	1	0	MUTE	L	
0	0	1	1	MUTE	(L+R)/2	
0	1	0	0	R	MUTE	
0	1	0	1	R	R	
0	1	1	0	R	L	Reverse
0	1	1	1	R	(L+R)/2	
1	0	0	0	L	MUTE	
1	0	0	1	L	R	Stereo
1	0	1	0	L	L	
1	0	1	1	L	(L+R)/2	
1	1	0	0	(L+R)/2	MUTE	
1	1	0	1	(L+R)/2	R	
1	1	1	0	(L+R)/2	L	
1	1	1	1	(L+R)/2	(L+R)/2	MONO

* at RESET

Table 3. 出力モード

3.ディエンファシスコントロール

DEM ビットと DEM ピンは内部で OR がとられます。DEM ビットを "1" にすることで FS0,FS1 で選択された fs のディエンファシスフィルタ (50/15 μ s 特性) が有効になります。DEM ビットが "0" で DEM ピンが "L" のとき、ディエンファシスは OFF になり、FS0,FS1 ビットの設定は無効です。また、ディエンファシスは FS0="1" と FS1="0" で OFF です。リセット時、DEM ビットは "0" (OFF) に設定されます。例えば、fs=44.1kHz で DEM ピンのみでディエンファシスをコントロールする場合は DEM,FS0,FS1 の各ビットを "0" にして下さい。リセット時はこの状態に設定されます。

FS0	FS1	周波数
0	0	44.1kHz
1	0	OFF
0	1	48kHz
1	1	32kHz

Table 4.ディエンファシスフィルタ設定
(DEM ビット="1"または DEM ピン="H"で有効)

4. アッテネーションコントロール

ATC ビットを "1" にすることで Lch のアッテネーションデータが L/R 共通にセットされます。このとき Rch のデータは無効です。リセット時は ATC は "0" (L/R 独立) に設定されています。

■ パワーダウン機能

$\overline{\text{PD}}$ ピンを"L"にするとパワーダウン状態になり、アナログ出力はフローティング状態 (Hi-Z) になります。Figure 8 にパワーダウンおよびパワーアップ時のシステムタイミング例を示します。

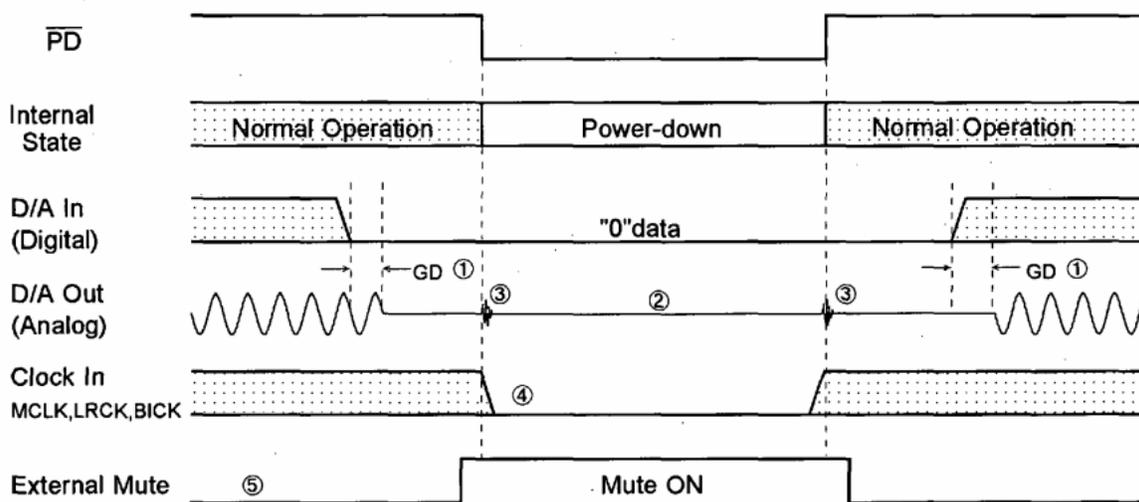


Figure 8. パワーダウン/アップ時タイミング例

- ① デジタル入力に対するアナログ出力は群遅延 (GD) をもちます。
- ② パワーダウン時アナログ出力は Hi-Z です。
- ③ $\overline{\text{PD}}$ 信号のエッジ ("↓↑") で -50dB 程度のクリックノイズが出力されます。
このノイズはデータが "0" の場合でも出力されます。
- ④ 各クロック入力 (MCLK, BICK, LRCK) を止める場合はパワーダウンして下さい。
- ⑤ クリックノイズ (③) が問題になる場合はアナログ出力を外部でミュートして下さい。タイミング例を示します。

■ システムリセット

電源 ON 時には、 $\overline{\text{RST}}$ ピンに 1 度 "L" を入力してリセットして下さい。リセットおよびパワーダウンは MCLK で解除され、その後 LRCK の "↑" に同期して内部回路がパワーアップし、内部のタイミングが動作します。LRCK が入力されるまでパワーダウン状態です。

■ アナログ出力のクリックノイズについて

以下の場合アナログ出力からクリックノイズが出力されます。

- ① DEM ビットまたはピンによるディエンファシスモード切り替え時
- ② DIF0, DIF1 ピンによるシリアルモード切り替え時
- ③ $\overline{\text{PD}}$ ピンによりパワーダウンおよびパワーアップしたとき

但し、①と②の場合は入力データが "0" またはソフトミュート時 (SMUTE="H" から 1024 LRCK サイクル後) はクリックノイズは出力されません。

システム設計

システム接続例を Figure 9 に示します。具体的な回路と測定例については評価用ボード (AKD4317) を参照して下さい。

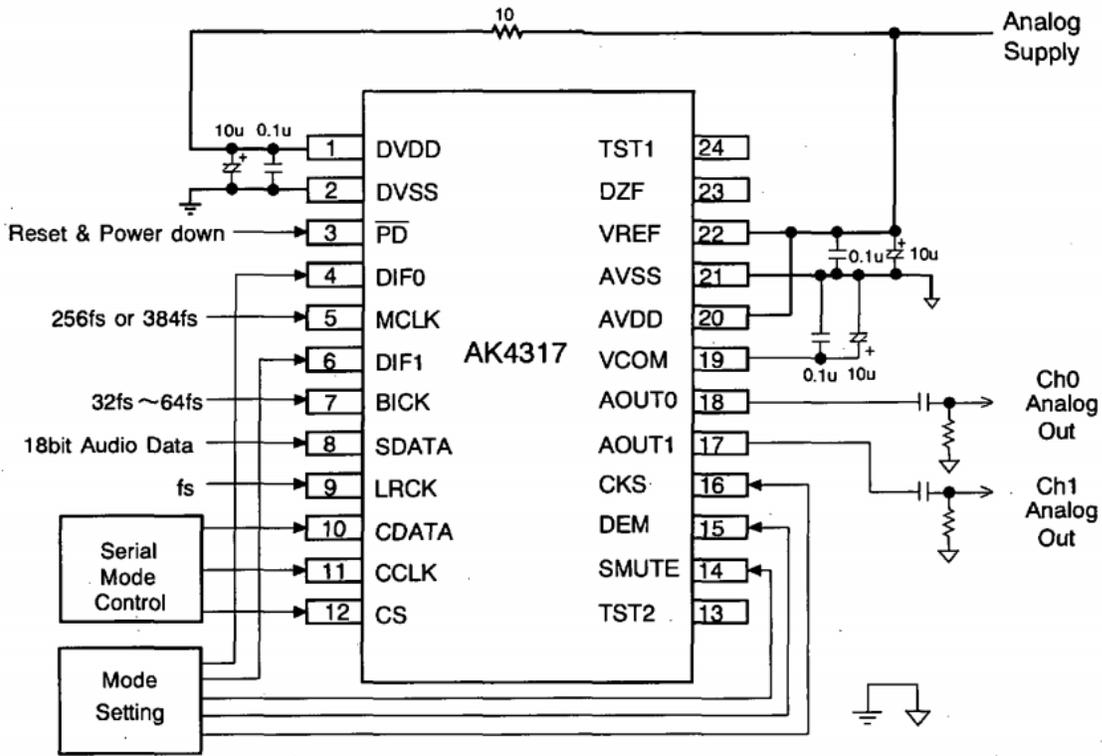


Figure 9. システム接続例

注:

- LRCK=fs, MCLK=256fs at CKS="L", MCLK=384fs at CKS="H".
- シリアルモードコントロールにアクセスしない場合は CS="H" に固定して下さい。
- AVDD と DVDD の配線はレギュレータ等の低インピーダンスの配線から分けて下さい。
- AOUT が容量性負荷を駆動する場合は直列に抵抗を入れて下さい。
- VCOM の電解コンデンサの容量は電源の低周波ノイズの大きさに依存します。
- プルダウンピン(DIF0,DIF1,DEM,TST1)以外のデジタル入力はオープンにしないで下さい。

1. グランドと電源

AK4317ではデジタルノイズのカップリングを最小限に抑えるため、AVDDとDVDDを分けてデカップリングします。AVDDにはシステムのアナログ電源を供給し、DVDDはFigure 9のように10Ωを介してAVDDから接続して下さい。AVDDとBVDDはそれぞれ互いにICの基板を通してつながっており、数Ωの抵抗をもちます。もし、AVDDとDVDDが別電源で供給される場合はAVDDはDVDDと同時か、または先に立ち上げて下さい。一般的に電源とグランドはアナログとデジタルに分けて配線し、PCボード上の電源に近いところで接続して下さい。デカップリングコンデンサ、特に小容量のセラミックコンデンサはAK4317にできるだけ近づけて接続します。

2. 基準電圧源

VREFピンとAVSSピンに入力される電圧の差がアナログ出力のフルスケールを決定します。通常はVREFピンをAVDDに接続し、AVSSとの間に0.1μのセラミックコンデンサを接続します。VCOMはアナログ信号のコモン電圧として使われます。このピンには高周波ノイズを除去するために10μF程度の電解コンデンサと並列に0.1μFのセラミックコンデンサをAVSSとの間に接続して下さい。特にセラミックコンデンサはピンにできるだけ近づけて接続して下さい。また、VCOMピンから電流をとってはいけません。デジタル信号、特にクロックはAK4317へのカップリングをさけるためVREF,VCOMピンからできるだけ離して下さい。

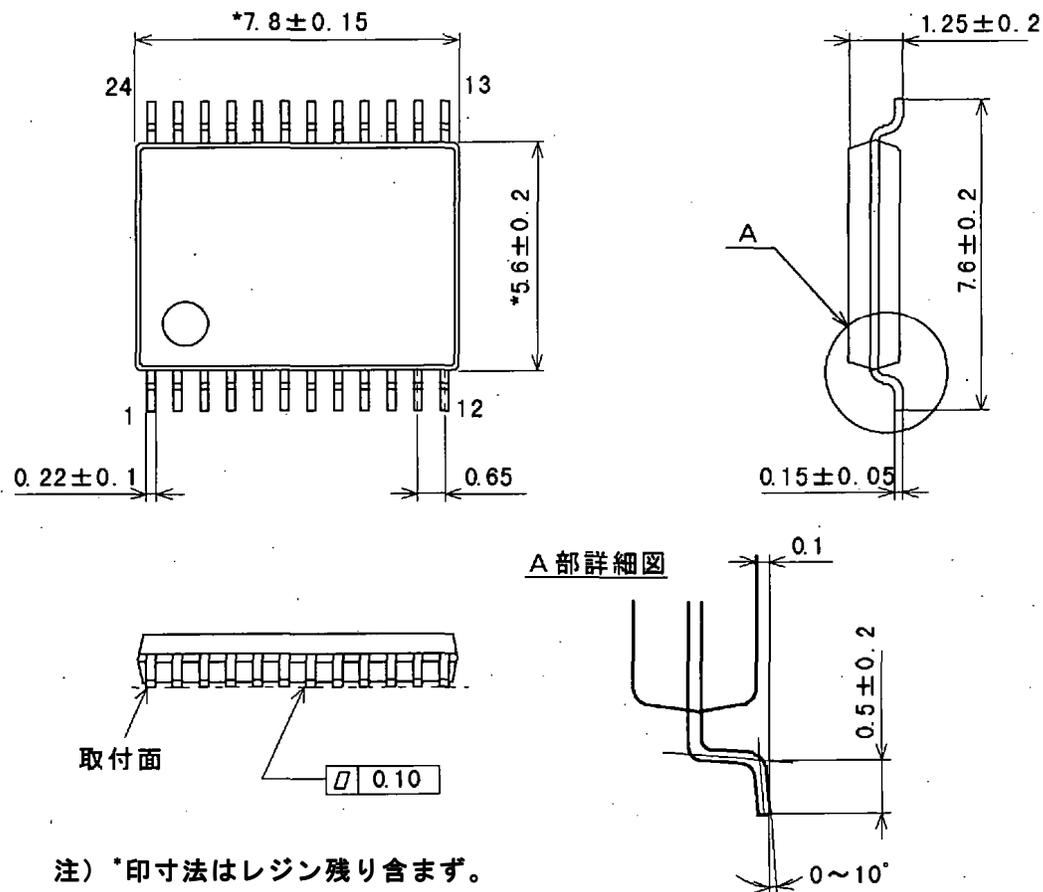
3. アナログ出力

アナログ出力はシングルエンドになっており、出力レンジはVCOM電圧を中心に2.8Vpp(typ)です。内蔵のΔΣ変調器が発生する帯域外ノイズ(シェーピングノイズ)は内蔵のスイッチトキャパシタフィルタ(SCF)と連続フィルタ(CTF)で減衰されます。そのため外部にフィルタを追加する必要はありません。入力コードのフォーマットは2'sコンプリメント(2の補数)で1FFFFH(@18bit)に対しては正のフルスケール、20000H(@18bit)に対しては負のフルスケール、00000H(@18bit)での理想値はVCOM電圧が出力されます。

アナログ出力はVCOM+数mV程度のDCオフセットをもつため通常の使用ではコンデンサでDC成分をカットします。

パッケージ

● 24pin VSOP (Unit:mm)

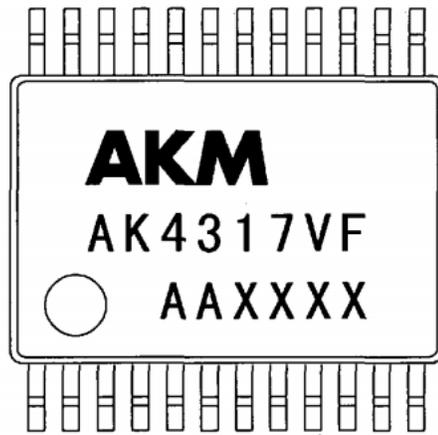


注) *印寸法はレジン残り含まず。

■ 材質

モールド： エポキシ系樹脂
 リードフレーム： 銅
 外部リード処理： 半田メッキ

マーキング



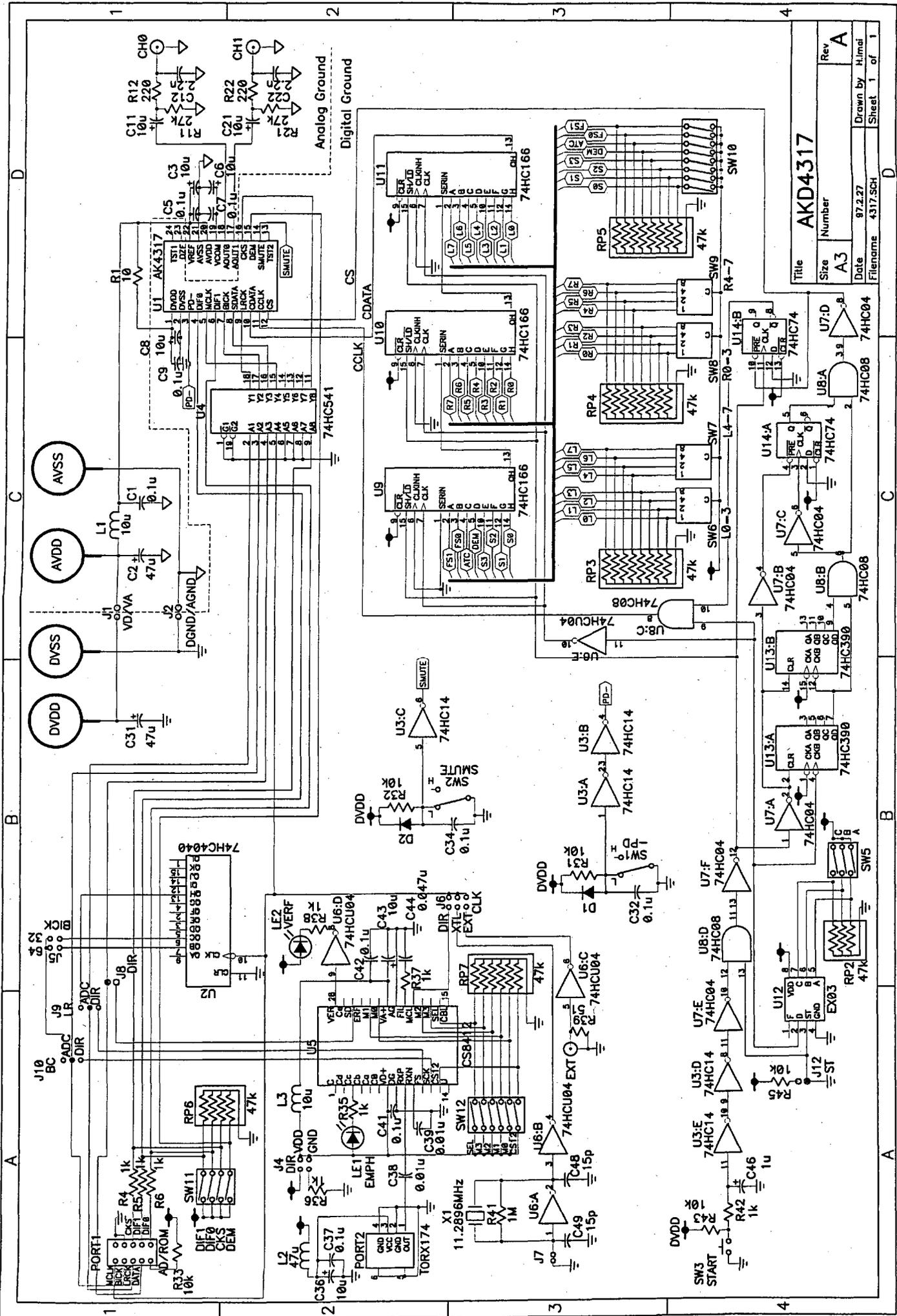
Contents of A A X X X X

A A : Lot#

X X X X : Date Code

重要な注意事項

- 本書に記載された製品、および、製品の仕様につきましては、製品改善のために予告なく変更することがあります。従いまして、ご使用を検討の際には、本書に掲載した情報が最新のものであることを弊社営業担当、あるいは弊社特約店営業担当にご確認下さい。
- 本書に掲載された情報・図面の使用に起因した第三者の所有する特許権、工業所有権、その他の権利に対する侵害につきましては、当社はその責任を負うものではありませんので、ご了承下さい。
- 本書記載製品が、外国為替および、外国貿易管理法に定める戦略物資（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 医療機器、安全装置、航空宇宙用機器、原子力制御用機器など、その装置・機器の故障や動作不良が、直接または間接を問わず、生命、身体、財産等へ重大な損害を及ぼすことが通常予想されるような極めて高い信頼性を要求される用途に弊社製品を使用される場合は、必ず事前に弊社代表取締役の書面による同意をお取り下さい。
- この同意書を得ずにこうした用途に弊社製品を使用された場合、弊社は、その使用から生ずる損害等の責任を一切負うものではありませんのでご了承下さい。
- お客様の転売等によりこの注意事項の存在を知らずに上記用途に弊社製品が使用され、その使用から損害が生じた場合はすべてお客様にてご負担または補償して頂きますのでご了承下さい。



Title **AKD4317**
 Size **A3**
 Number
 Date **97.2.27**
 Drawn by **H.Imai**
 Filename **4317.SCH**
 Sheet **1** of **1**
 Rev **A**

■ 外部アナログ回路について

AK4317 は、スイッチトキャパシタフィルタ(SCF), シングルエンド出力のアナログフィルタ(CTF)を内蔵しているため、外部のフィルタは特に必要ありません。

AK4317 のアナログ出力は直接 BNC コネクタから出力され、VREF=5V の時の出力レベルは約 1Vrms です。

■ 電源およびグランドのデカップリングについて

AK4317 ではデジタルノイズのカップリングを最小限に抑えるため、AVDD ピンと DVDD ピンを分けてデカップリングします。AVDD ピンにはシステムのアナログ電源を供給し、DVDD ピンは 10 Ω を通して AVDD ピンから供給します。デカップリングコンデンサは AK4317 にできるだけ近づけて接続します。特に VREF ピンのセラミックコンデンサは近づけて下さい。

■ 内部基準電圧源について

VREF ピンと AVSS ピンの間に入力される電圧の差がアナログ出力のフルスケールを決定します。通常は VREF ピンを AVDD に接続し、AVSS との間に 0.1μF のセラミックコンデンサを接続します。VCOM はアナログ信号のコモン電圧として使われます。このピンには高周波ノイズを除去するために 10μF 以下の電解コンデンサと並列に 0.1μF のセラミックコンデンサを AVSS との間に接続して下さい。特にセラミックコンデンサはピンにできるだけ近づけて接続して下さい。また、VCOM ピンから電流をとってはいけません。デジタル信号、特にクロックは AK4317 へのカップリングをさけるため VREF,VCOM ピンからできるだけ離して下さい。

■ 操作手順

1. 電源の配線

AVDD=DVDD=3.3V ~ 5V, AVSS=DVSS=0V.

配線は電源の根元から分けてください。

AVDD は DVDD と同時または先に立ち上げて下さい。

2. 評価モードとジャンパピンの設定 (次項参照)

DIR または ROM ボードを使用する場合は電源電圧に注意して下さい。

3. DIP スイッチの設定(次項参照)

4. 電源投入(AK4317 は電源投入後、一度リセットを行って下さい。)

5. 動作中のリセットは SW1 で行います。

下方へ倒すとリセットされ、上方へ倒すとリセット解除されます。

■ 評価モードとジャンパピンの設定

1. 評価モード

対応可能な評価モード

DIR または ROM ボードを使用する場合は電源電圧に注意して下さい。

1-① DIR(光コネクタ)使用……………(出荷時設定)

1-② ROM データによる理想正弦波使用

1-③ A/D 変換したデータ使用

1-④ マスタクロックを含む全インタフェース信号を外部から供給

1-① DIR(CS8412)による評価（出荷時設定）

PORT2 を使用します。光コネクタ（TORX174）で受信したデータから DIR により CLK,BICK,LRCK を再生します。CD テストディスクを使用した評価等で使われます。PORT1 にはなにも接続しないでください。図は前詰めデータのフォーマット用です。後ろ詰め、I²S のときは J13 を THR 側にしてください。

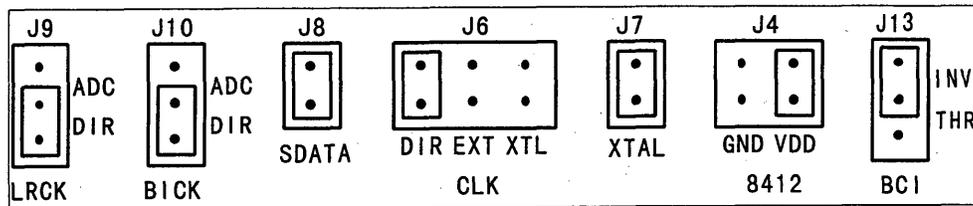


図 2. ジャンパの設定 (DIR)

1-② ROM ボード(AKD43XX)による評価

当社の信号発生ボード（AKD43XX）のデジタル信号を使用して評価できます。PORT1 を使用します。AKD4317 から PORT1 を通して AKD43XX へマスタクロックのみ供給し、LRCK,BICK,SDATA は AKD43XX から AKD4317 に供給されます。外部クロックを BNC から入力する場合には J6(CLK)は EXT にして、J7 をショートしてください。

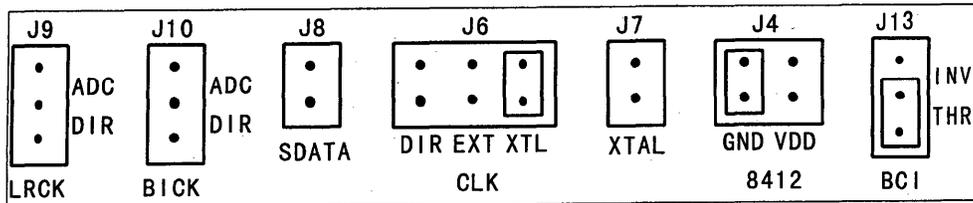


図 3. ジャンパの設定 (ROM)

1-③ 当社 A/D による評価

当社 A/D の評価用ボード（AKD5391, AKD5390/89, AKD5350, AKD5352/1, AKD5340）を PORT1 で接続してアナログ入力／アナログ出力で評価できます。外部クロックを BNC から入力する場合には J6(CLK)は EXT にして、J7 をショートしてください。

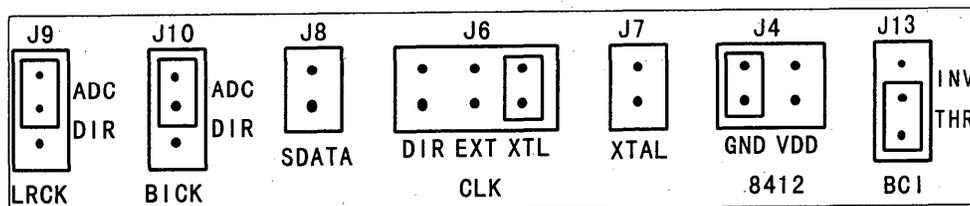


図 4. ジャンパの設定 (A/D)

1-④ 全クロックを外部から供給

AK4317 に必要な信号を全て外部から PORT1 を通して供給する場合に以下の設定にしてください。ボード上のインタフェースロジックは 2.7V 以上の電源電圧で動作します。

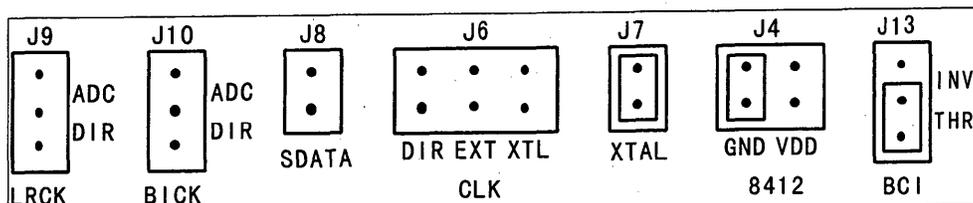


図 5. ジャンパの設定

2. ビットクロック(BICK)の設定 [J5]

32fs または 64fs を選択できます。図は 64fs の場合です。

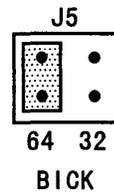


図 6.

3. クロック(CKS)の設定 [SW11-3]

CKS を 256fs または、384fs に選択できます。

* 評価モードの①と③は、256fs のみ対応します。

On: 384fs

Off: 256fs

4. ディエンファシス(DEM)の設定 [SW11-4]

IIR フィルタによる $f_s=44.1\text{kHz}$ 対応のディエンファシスフィルタ (50/15us) の設定を行います。

* シリアルモードコントロールの DEM ビットで操作することも可能です。この時、DEM ビットと内部で OR がとられますのでシリアルモードコントロールの DEM ビットは "0" にして下さい。

On: ディエンファシス on

Off: ディエンファシス off

5. オーディオシリアルインターフェイスフォーマット [SW11-1,2]

4 種類のデータフォーマットが DIF0 と DIF1 ピンで選択できます。

表 1 AK4317 のデータフォーマット

DIF1	DIF0	Mode	BICK
OFF	OFF	0: 16bit LSB justified	$\geq 32\text{fs}$
OFF	ON	1: 18bit LSB justified	$\geq 36\text{fs}$
ON	OFF	2: 18bit MSB justified	$\geq 36\text{fs}$
ON	ON	3: I ² S Compatible	$\geq 36\text{fs}$ or 32fs

6. CS8412(DIR)のモード設定 [SW12]

SW12 で CS8412(DIR)のオーディオデータフォーマットを AK4317 に合わせます。

表 2. CS8412 の DIP スイッチの設定

(詳細は CS8412 のデータシートを参照してください。)

表 2-a

No.	ピン名	ON	OFF
1	SEL	ON で使用 *1	
2	M3	右表- AK4317 に対応するモードです。AK4317 と CS8412 は同じモードに設定してください。	
3	M2		
4	M1		
5	M0		
6	CS12	Rch	Lch

*2

表 2-b

M3	M2	M1	M0	モード	J13
0	0	0	0	0: 前詰め, 16-20bit	INV
0	0	1	0	2: I ² S 互換	THR
0	1	0	1	5: 後詰め, 16bit	THR
0	1	1	0	6: 後詰め, 18bit	THR

1: ON, 0: OFF

*1 ON のとき EMPH にプリエンファシスを表示 (LED が点灯) します。

*2 チャンネルステータスを表示するチャンネルを選択します。

■ ソフトミュート機能について [SW2]

SW2 でコントロールすることができます。SMUTE ピンを"H" (SW2 を下方に倒す) にすると 1024LRCK サイクルで入力データが $-\infty$ ("0")までアッテネーションされます。SMUTE ピンを"L" (SW2 を上方に倒す) にすると $-\infty$ 状態が解除され、 $-\infty$ から 1024LRCK サイクルで 0dB まで復帰します。ソフトミュート開始後、1024LRCK サイクル以内に解除されるとアッテネーションが中断され、同じサイクルで 0dB まで復帰します。ソフトミュート機能は信号を止めずに信号源を切り替える場合などに有効です。

■ シリアルモードコントロール回路について [SW6 ~ 10]

AKD4317 はシリアルインターフェイスを内蔵しています。SW6 ~ 9 でボリューム、SW10 で出力モード、ディエンファシス、アッテネータモードのビットの設定をすることができます。設定方法及び、操作方法は次の通りです。

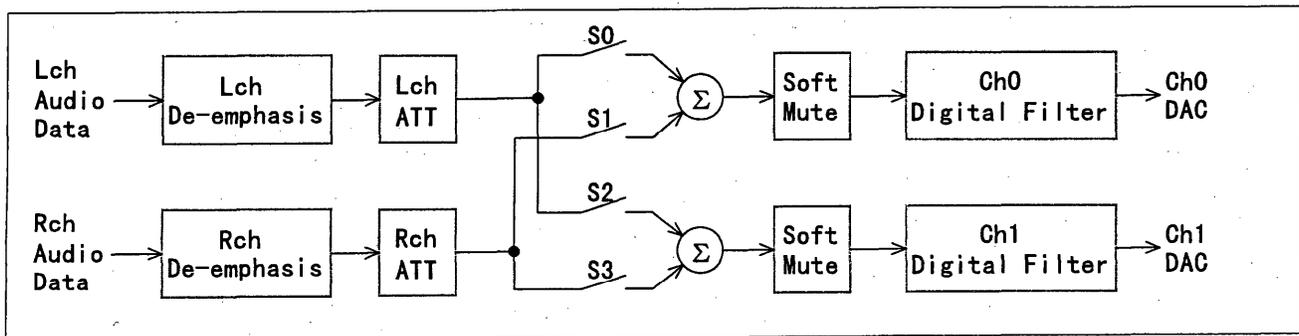
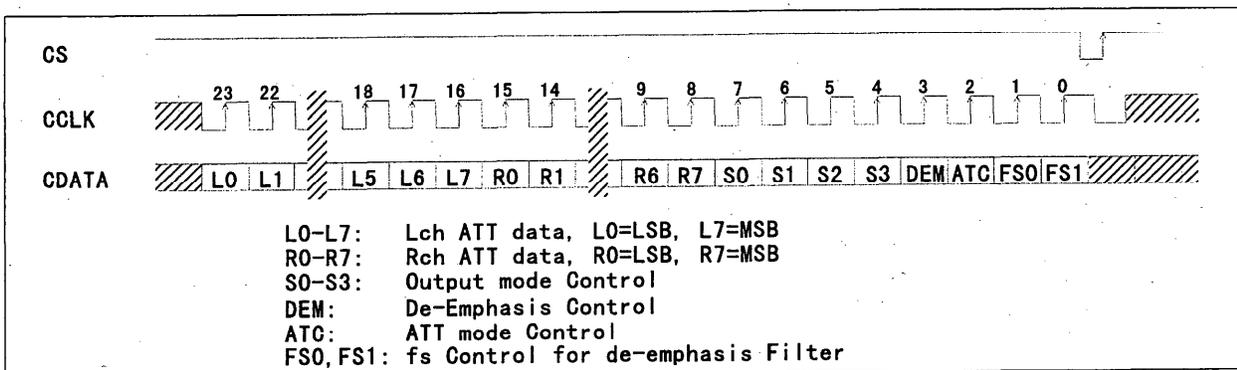


図 7. アッテネータとミキシングの構成



注: 性能劣化を避けるため ATT レジスタとモードレジスタに書き込み中以外は CCLK を "H" または "L" に固定して下さい。

図 8. ボリュームコントロールタイミング

1. L/Rそれぞれの減衰量の設定 [SW6 ~ 9]

- SW6: Lchの下位4bit(L0 ~ L3)
- SW7: Lchの上位4bit(L4 ~ L7)
- SW8: Rchの下位4bit(R0 ~ R3)
- SW9: Rchの上位4bit(R4 ~ R7)

* 4bitを16進数に置き換えて設定します。

減衰量の計算式:

$$ATT = 20 \times \text{Log}_{10}(\text{Binary level}/255).$$

FFH: ATT=0dB, 00H: ATT=ミュート (-∞)

* 計算値の早見表は付録. 1 (P.16参照)にあります。

ATT値間の遷移はソフトミュート動作と同じです。現在値がATT1で新たにATT2が設定された場合、ATT1からATT2へソフトミュートと同じ動作で近づいていきます。ATT2になる前に新たにATT3が設定された場合はその時点のレベルからATT3の値に近づいていきます。

ソフトミュートのサイクルタイム: $T_s = 1024/f_s$

リセットされるとATT値は00Hに設定されます。リセット解除後、ATT値はTs期間に00HからFFH(0dB)にソフト遷移動作します。

2. 出力モード, ディエンファシスコントロール,

アッテネーションコントロール, ディエンファシス周波数の設定 [SW10]

2-①. 出力モード [SW10 - 1,2,3,4]

- ・ L/R出力 (通常のステレオ出力)
- ・ L/R反転
- ・ モノラルミキシング ((L+R)/2)
- ・ ミュート機能 (ソフトミュート動作)

があります。

表3. 出力モード

S0	S1	S2	S3	AOUT0	AOUT1	備考
0	0	0	0	MUTE	MUTE	MUTE
0	0	0	1	MUTE	R	
0	0	1	0	MUTE	L	
0	0	1	1	MUTE	(L+R)/2	
0	1	0	0	R	MUTE	
0	1	0	1	R	R	Reverse
0	1	1	0	R	L	
1	1	1	1	R	(L+R)/2	
1	0	0	0	L	MUTE	
1	0	0	1	L	R	Stereo
1	0	1	0	L	L	
1	0	1	1	L	(L+R)/2	
1	1	0	0	(L+R)/2	MUTE	
1	1	0	1	(L+R)/2	R	
1	1	1	0	(L+R)/2	L	
1	1	1	1	(L+R)/2	(L+R)/2	MONO

* リセット時

2-②. ディエンファシスコントロール [SW10-5]

DEM ビットを"1"にすることでディエンファシスフィルタ (50/15 μ s 特性) が有効になります。DEM ピンの入力と内部で OR がとられますので DEM ピンは"L"にしておいて下さい。リセット時は"0"(OFF)に設定されます。

2-③. アッテネーションコントロール [SW10-6]

ATC ビットを"1"にすることで Lch のアッテネーションデータが L/R 共通にセットされます。この時の Rch のデータは無効です。リセット時、ATC ビットは"0" (L/R 独立) です。

2-④. ディエンファシス周波数 [SW10-7,8]

FS0 ビットと FS1 ビットを組み合わせることで fs=32kHz,44.1kHz,48kHz 対応のディエンファシスフィルタを選択することができます。ただし DEM ビットが"1"の時のみ有効です。DEM ピンと内部で OR がとられますので DEM ピンは"L"にして下さい。リセット時は FS0=FS1="0"に設定されます。

表 4 .DIP-Switch (SW10) の設定

No.	ピン名	モード
1	S0	出力モードの設定を行います。 表 3 参照
2	S1	
3	S2	
4	S3	
5	DEM	ディエンファシスモード
6	ATC	アッテネーションモード
7	FS0	ディエンファシス周波数
8	FS1	表 5 参照

表 5 .ディエンファシス周波数

FS0	FS1	周波数
OFF	OFF	44.1KHz
ON	OFF	OFF
OFF	ON	48KHz
ON	ON	32kHz

* ON の時ビットが立ちます。

3. コントロールクロック周波数の設定 [SW5]

表 6 .DIP-Switch(SW5) コントロールクロックの周波数

C	B	A	周波数
OFF	OFF	OFF	10MHz
OFF	OFF	ON	5MHz
OFF	ON	OFF	2.5MHz
OFF	ON	ON	1250kHz
ON	OFF	OFF	625kHz
ON	OFF	ON	312.5kHz
ON	ON	OFF	156.25kHz
ON	ON	ON	78.125KHz

[J12]: コントロールクロックの動作設定

Open: コントロールクロックが出力されます。

Short: コントロールクロックがスタンバイモードになります。

* コントロールクロックの Max 値は 5MHz です。

Max 値を越えない様に設定して下さい。

4. SW3 を押すと、①,②で設定したコントロールデータが AK4317 にラッチされます。

* リセット時は通常の L/R 出力 (ステレオ) でアッテネーション値は FFH で 0dB に設定されます。DEM,ATC,FS0,FS1 のビットは全て"L"です。

■ その他の動作

[SW1] AK4317 のリセット。動作中は上方へ倒します。

[LE1] プリエンファシスの有無を示す LED です。プリエンファシス ON 時点灯します。

[LE2] CS8412 の VERF ピンの出力です。CS8412 でエラーが起こると点灯します。

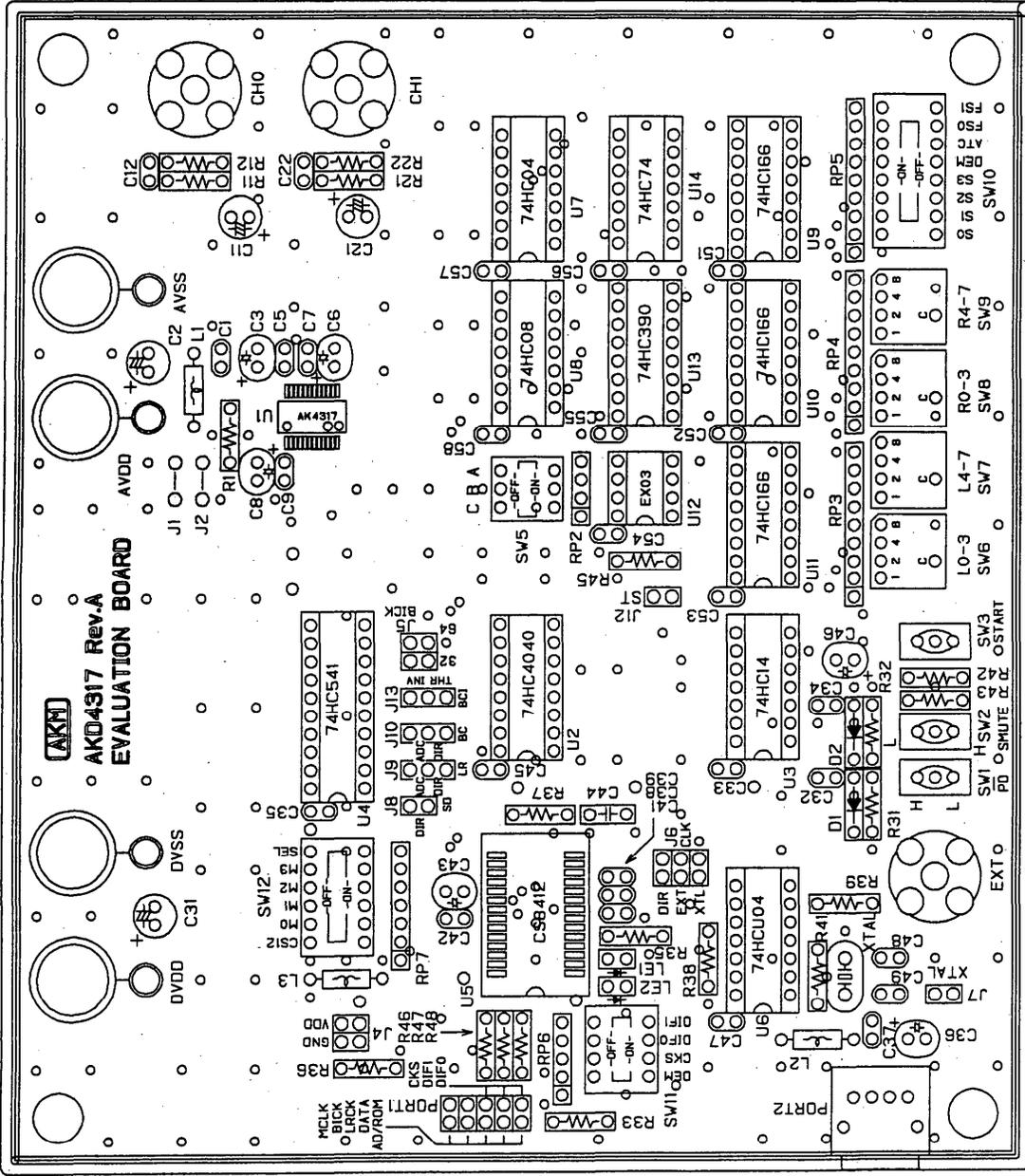
AK4317 Measurement Examples

Dynamic performance by ROHDE&SCHWARZ UPD04

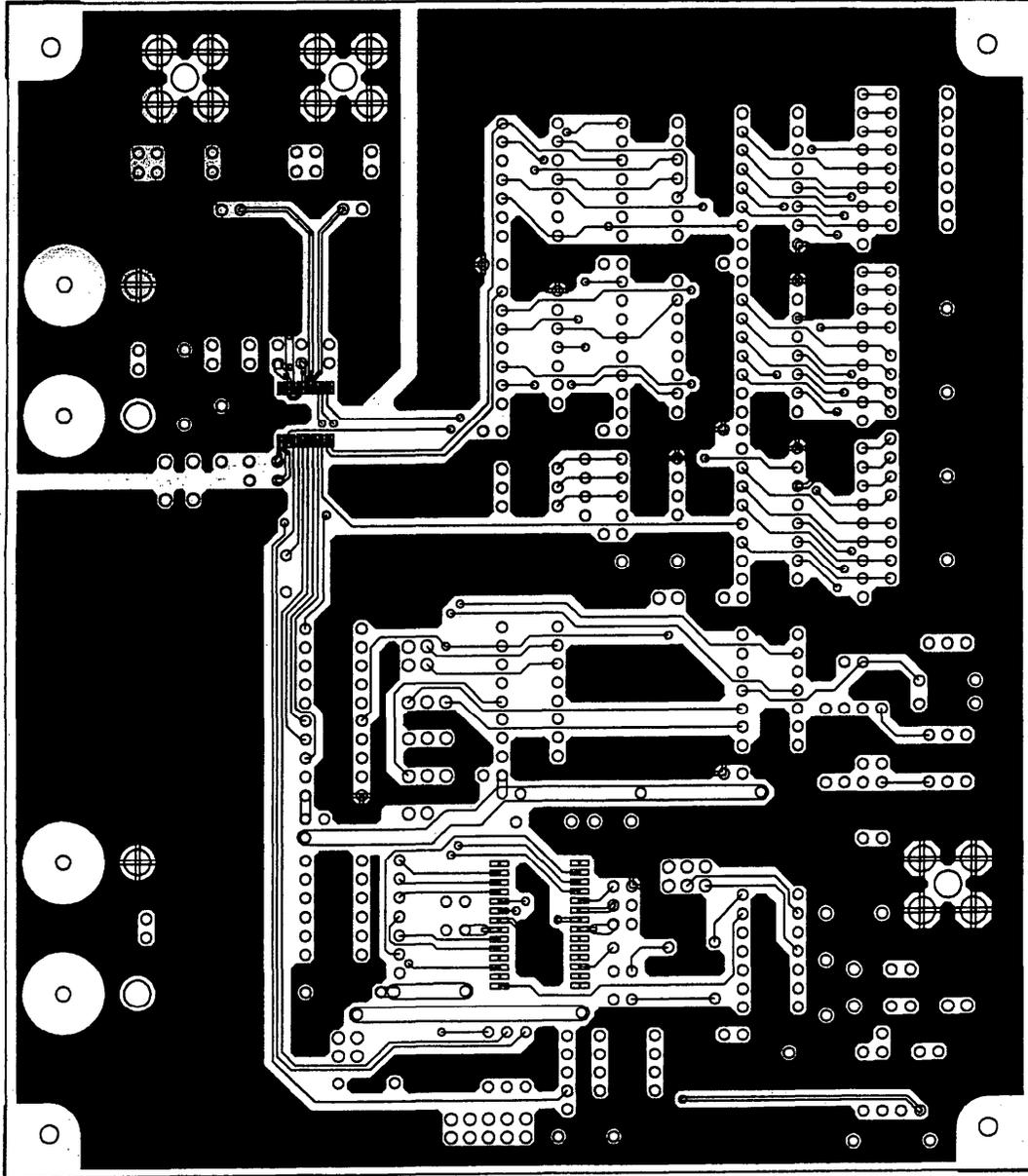
fs	32kHz	44.1kHz	48kHz	Measurement Filter
THD+N	-87.6dB	-88.1dB	-88.8dB	20kLPF
Dynamic Range	91.2dB	92.3dB	92.7dB	20kLPF+A-Weight
S/N	91.3dB	92.4dB	92.6dB	20kLPF+A-Weight

[Conditions]

- Device : AK4317
- DVDD=AVDD : 5.0V
- Measurement unit : ROHDE&SCHWARZ UPD04
- Interface : DIR
- CLK : 256fs
- BICK : 64fs
- Input data : 18bit
- fin : 1kHz
- Temperature : Room temperature

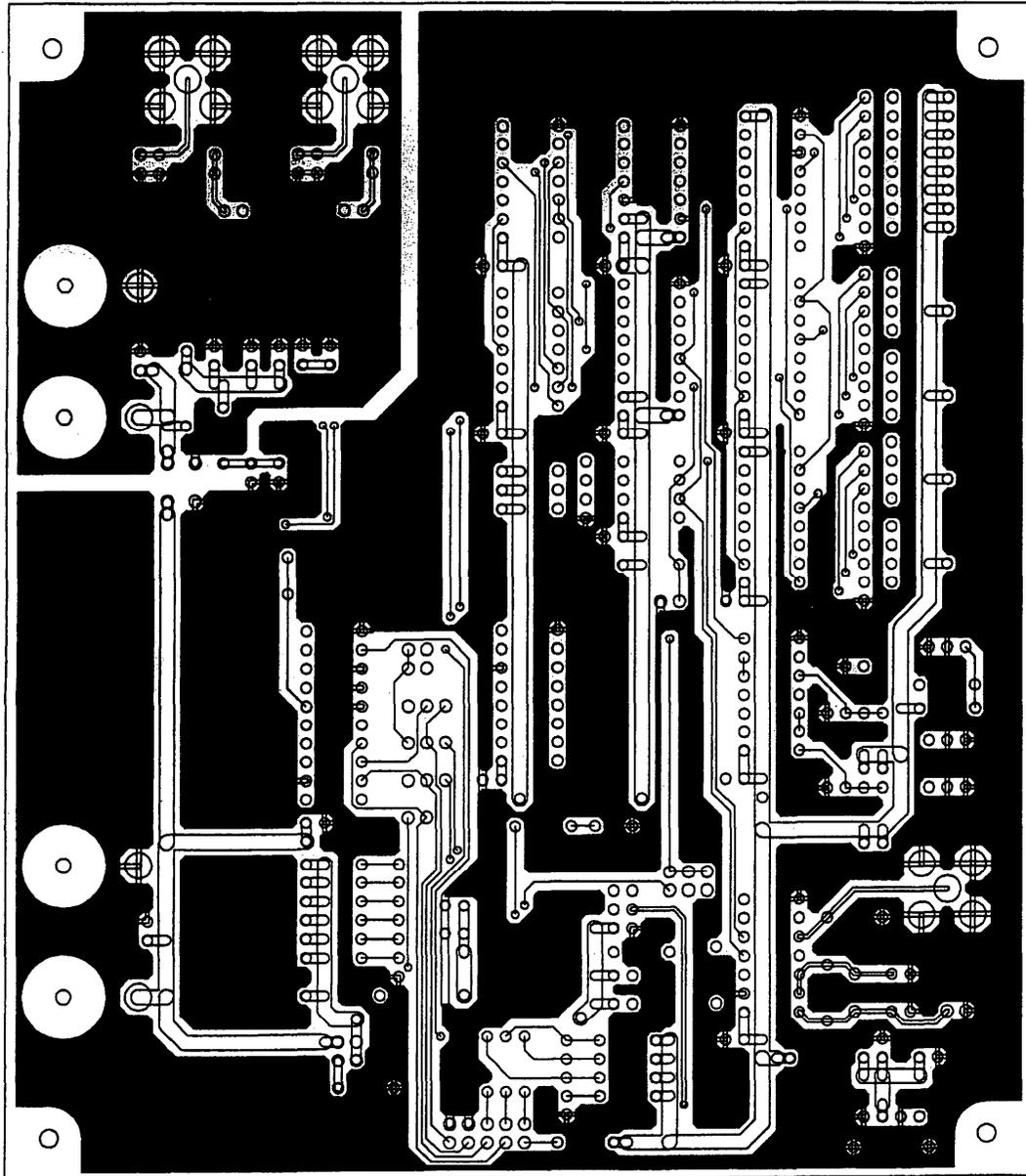


AKD4317 RevA L1 SBK



AKD4317 RevA L1

AKD431J RevA FS



重要な注意事項

- 本書に記載された製品、および、製品の仕様につきましては、製品改善のために予告なく変更することがあります。従いまして、ご使用を検討の際には、本書に掲載した情報が最新のものであることを弊社営業担当、あるいは弊社特約店営業担当にご確認下さい。
- 本書に掲載された情報・図面の使用に起因した第三者の所有する特許権、工業所有権、その他の権利に対する侵害につきましては、当社はその責任を負うものではありませんので、ご了承下さい。
- 本書記載製品が、外国為替および、外国貿易管理法に定める戦略物資（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 医療機器、安全装置、航空宇宙用機器、原子力制御用機器など、その装置・機器の故障や動作不良が、直接または間接を問わず、生命、身体、財産等へ重大な損害を及ぼすことが通常予想されるような極めて高い信頼性を要求される用途に弊社製品を使用される場合は、必ず事前に弊社代表取締役の書面による同意をお取り下さい。
- この同意書を得ずにこうした用途に弊社製品を使用された場合、弊社は、その使用から生ずる損害等の責任を一切負うものではありませんのでご了承下さい。
- お客様の転売等によりこの注意事項の存在を知らずに上記用途に弊社製品が使用され、その使用から損害が生じた場合はすべてお客様にてご負担または補償して頂きますのでご了承下さい。